



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **61059739 A**(43) Date of publication of application: **27.03.86**

(51) Int. Cl

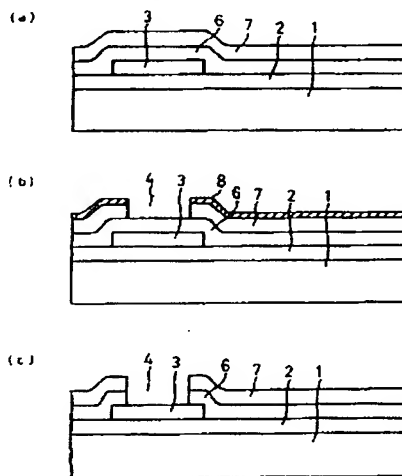
H01L 21/314(21) Application number: **59183003**(71) Applicant: **MITSUBISHI ELECTRIC CORP**(22) Date of filing: **30.08.84**(72) Inventor: **YOSHIHARA TSUTOMU**(54) **SEMICONDUCTOR DEVICE**

COPYRIGHT: (C)1986,JPO&Japio

(57) Abstract:

PURPOSE: To improve reliability of semiconductor device by covering the surface of semiconductor substrate with a surface protection layer having double-layered structure consisting of a silicon nitride film and silicon oxide film.

CONSTITUTION: After forming a silicon oxide film 2 and aluminum wirings 3 on a semiconductor substrate 1 where transistors, resistors, capacitors, and wirings are arranged, a silicon nitride film 6 is formed at the entire part and a silicon oxide film 7 is formed there on in order to obtain a surface protection film of double-layer structure. The silicon oxide film 7 is etched using a resist film 8. The silicon nitride film 6 is dry-etched with the resist film 8 or silicon oxide film 7 used as the mask. Thereby, the humidity proof characteristic is improved owing to the silicon nitride film 6 and mechanical strength is improved owing to the silicon oxide film 7. Accordingly, an excellent surface protection film can be obtained.



⑫ 公開特許公報(A)

昭61-59739

⑤ Int.Cl.⁴

識別記号

庁内整理番号

⑬ 公開 昭和61年(1986)3月27日

H 01 L 21/314

7739-5F

審査請求 未請求 発明の数 1 (全4頁)

⑭ 発明の名称 半導体装置

⑰ 特 願 昭59-183003

⑱ 出 願 昭59(1984)8月30日

⑲ 発 明 者 吉 原 務 伊丹市瑞原4丁目1番地 三菱電機株式会社エル・エス・アイ研究所内

⑳ 出 願 人 三菱電機株式会社 東京都千代田区丸の内2丁目2番3号

㉑ 代 理 人 弁理士 大岩 増雄 外2名

明 細 書

1. 発明の名称

半導体装置

2. 特許請求の範囲

トランジスタ、抵抗、容量および配線を含む半導体基板の表面上を所定の厚さのシリコン窒化膜およびシリコン酸化膜からなる2層構造の表面保護膜で覆ったことを特徴とする半導体装置。

3. 発明の詳細な説明

(発明の技術分野)

この発明は、半導体装置、特に半導体集積回路の表面保護に関するものである。

(従来技術)

半導体集積回路ではウェハプロセス後のテストやアセンブリ工程で、チップを工程中の環境やハンドリングで傷つけたりするのを避けるため、またパッケージに封止された状態で高い信頼性を保つ目的で、チップ表面を一般にシリコン酸化膜あるいはシリコン窒化膜の表面保護膜で保護している。

このような半導体集積回路の表面保護の一例として第1図に示すものがあつた。この図において、1はシリコン基板、2はシリコン酸化膜、3はアルミ配線、4は電極取り出し口、5は表面保護膜であるシリコン酸化膜である。なお、第1図は半導体集積回路の一部を示すもので、図示はしないが、半導体基板1上にはトランジスタ、抵抗、容量、配線などが配置されている。

シリコン酸化膜5は通常のCVD (Chemical Vapor Deposition: 気相成長) で形成され、その成長速度は比較的早い。したがって、表面保護膜として要求される厚い膜を得るのにシリコン窒化膜よりも適している。

しかし、シリコン酸化膜5を表面保護膜として用いた場合、次のような問題点がある。半導体集積回路に用いられるパッケージは価格の点からプラスチックが主流であるが、プラスチックを用いた場合、耐湿性が信頼性上大きな問題となる。表面保護膜はチップへの水分の侵入を防ぎ、特性劣化をしないようにするのが大きな目的であるが、

シリコン酸化膜5の場合、この水分の侵入に対し十分とは言えず、物性的に密度の密なシリコン酸化膜に劣る。また表面保護膜は電極取り出し口4の開孔が必要であるが、シリコン酸化膜5の場合、レジストとのエッチング選択比の関係でプラズマドライエッチングが困難で、フッ酸系のウェットエッチングが主として行われている。この際、Al電極につながるPN接合とエッチング液との間で電池作用が起こり電極取り出し口4のアルミがエッチングされて薄くなるという問題が生じる。このようにシリコン酸化膜5だけでは表面保護膜として十分に機能しない。

一方、シリコン酸化膜は密度が密であることから水の侵入防止に優れており、またプラズマエッチングが可能であり、シリコン酸化膜5のウェットエッチングの際のような電極部アルミのエッチングという問題は起こらない。しかし、表面保護膜に要求される厚い膜を形成するという点からは必ずしも十分とは言えない。プラスチックに封止する際、プラスチックがチップに与える応力を

配線3を形成した後、第2図(a)に示すように全面にシリコン酸化膜6を形成し、その上にシリコン酸化膜7を形成し、2層構造の表面保護膜を形成する。次に第2図(b)のように、レジスト膜8を写真製版により電極取り出し口4に相当する箇所のパターンニングを行い、ウェットエッチング液によりシリコン酸化膜7のエッチングを行う。次に第2図(c)のように、レジスト膜8あるいはシリコン酸化膜7をマスクにシリコン酸化膜6をプラズマガスによりドライエッチングする。この場合、電極取り出し口4は選択性がよいので、エッチングされるようなことはない。またエッチングは連続的に行えるためマスクは一枚だけで済み、マスク使用枚数が増えることはない。このようにして、この発明の2層構造からなる表面保護膜を形成した半導体装置が得られる。

なお、シリコン酸化膜8上に形成するシリコン酸化膜5の形成法としては液化したガラスを塗布するスピンオンガラス法があるが、これによるとさらに厚い膜の形成が可能となる。

緩和するためには表面保護膜の厚さは厚い程よい。シリコン酸化膜はシラン系ガスとアンモニアガスのプラズマ反応で形成するが、その成長速度は数100Åと遅く、厚い膜をつけるには不利である。

上記のように、シリコン酸化膜5あるいはシリコン酸化膜の一方だけでは表面保護膜として十分とは言えない。

(発明の概要)

この発明は、上記の従来の欠点を除去するためになされたもので、シリコン基板表面をシリコン酸化膜とシリコン酸化膜の2層構造からなる表面保護膜で覆つたものである。以下、図面に従つてこの発明の一実施例を説明する。

(発明の実施例)

第2図(a)～(c)はこの発明の一実施例を示す半導体装置の製造工程の断面図で、6はシリコン酸化膜、7はシリコン酸化膜、8はレジスト膜であり、その他は第1図と同じものである。

この発明の半導体装置は、まず、第1図と同様にシリコン基板1上にシリコン酸化膜2、アルミ

(発明の効果)

以上説明したようにこの発明は、表面保護膜をシリコン酸化膜とシリコン酸化膜との2層構造にしたので、シリコン酸化膜の耐湿性に優れ、ドライエッチングがやりやすいという利点と、シリコン酸化膜の形成しやすく厚い膜が得られるという利点とを生かすことができ、信頼性に優れた表面保護膜を得ることができる利点がある。

4. 図面の簡単な説明

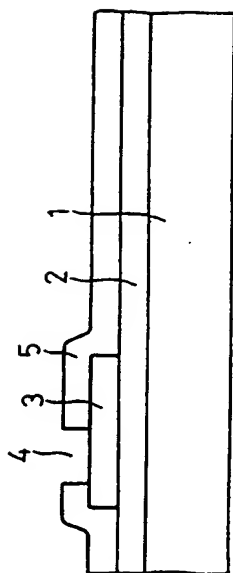
第1図は従来の表面保護膜を形成した半導体装置の断面図、第2図(a)～(c)はこの発明の一実施例を説明するための製造工程の断面図である。

図中、1はシリコン基板、2はシリコン酸化膜、3はアルミ配線、4は電極取り出し口、5はシリコン酸化膜、6はシリコン酸化膜、7はシリコン酸化膜、8はレジスト膜である。

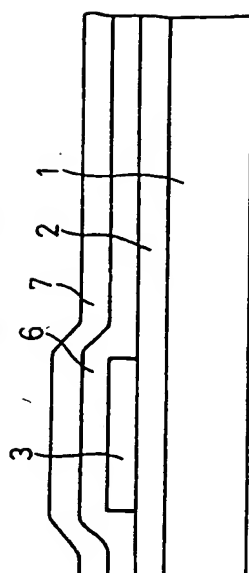
なお、図中の同一符号は同一または相当部分を示す。

代理人 大 岩 増 雄 (外2名)

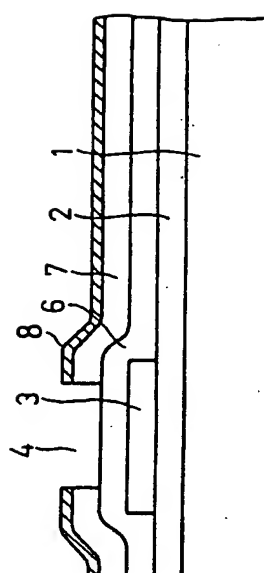
第 1 図



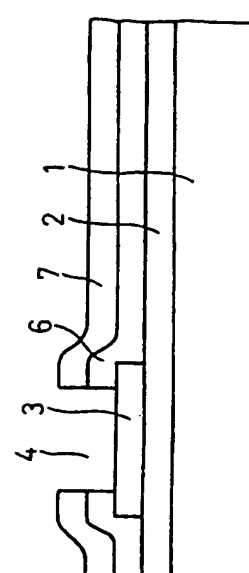
第 2 図



(a)



(b)



(c)

手 続 補 正 書 (自 発)

昭和 60 年 5 月 20 日

特許庁長官殿

1. 事件の表示 特願昭59-183003号

2. 発明の名称 半 導 体 装 置

3. 補正をする者

事件との関係 特許出願人
住 所 東京都千代田区丸の内二丁目2番3号
名 称 (601)三菱電機株式会社
代表者 片 山 仁 八 郎

4. 代 理 人

住 所 東京都千代田区丸の内二丁目2番3号
三菱電機株式会社内
氏 名 (7375)弁理士 大 岩 増 雄
(連絡先03(213)3421特許部)

5. 補正の対象

明細書の特許請求の範囲の欄

6. 補正の内容

明細書の特許請求の範囲を別紙のように補正する。

以 上

方 式
審 査



2. 特許請求の範囲

(1) トランジスタ、抵抗、容量および配線を含む半 体基板の表面上を所定の厚さのシリコン窒化膜およびシリコン酸化膜からなる2層構造の表面保護膜で覆ったことを特徴とする半導体装置。

(2) シリコン窒化膜を半導体基板とシリコン酸化膜の間に配置したことを特徴とする特許請求の範囲第 (1)項記載の半導体装置。